

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

CLIPPEDIMAGE= JP408222682A

PAT-NO: JP408222682A

DOCUMENT-IDENTIFIER: JP 08222682 A

TITLE: LEAD FRAME AND MANUFACTURING METHOD THEREOF

PUBN-DATE: August 30, 1996

INVENTOR-INFORMATION:

NAME

YAMADA, JUNICHI
KAMI, TOMOE
SASAKI, MASARU

ASSIGNEE-INFORMATION:

NAME
DAINIPPON PRINTING CO LTD

COUNTRY
N/A

APPL-NO: JP07047919

APPL-DATE: February 14, 1995

INT-CL (IPC): H01L023/50;H01L021/60

ABSTRACT:

PURPOSE: To provide a lead frame adaptable to multi-terminal design of semiconductor devices and after-process such as assembling and mounting steps by making one face of the top end of each inner lead parallel to the faces of other parts thereof and the other three faces thereof recessed.

CONSTITUTION: A lead frame 10 for resin-sealed semiconductor devices mounts a semiconductor element on inner lead tip parts 11A through bumps and electrically connects it to external circuits by outer leads 12 integrated with inner leads 11. The tip part 11A is thinner than other parts of the frame 10 and nearly rectangular in cross-section. One face of the

part 11A is parallel
to other parts faces of the frame 10 and other three faces
of the lead 11 are
made recessed.

COPYRIGHT: (C)1996, JPO

02/14/2003 EAST Version: 1.03.0001

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-222682

(43)公開日 平成8年(1996)8月30日

(51)IntCl:
H 01 L 23/50

識別記号 広内整理番号

F 1
H 01 L 23/50

技術表示箇所
U
A

21/60

3 1 1

21/60

3 1 1 R

(21)出願番号 特願平7-47919

(22)出願日 平成7年(1995)2月14日

(71)出願人 000002897

大日本印刷株式会社

東京都新宿区市谷加賀町一丁目1番1号

(72)発明者 山田 淳一

東京都新宿区市谷加賀町一丁目1番1号

大日本印刷株式会社内

(72)発明者 上 智江

東京都新宿区市谷加賀町一丁目1番1号

大日本印刷株式会社内

(72)発明者 佐々木 貴

東京都新宿区市谷加賀町一丁目1番1号

大日本印刷株式会社内

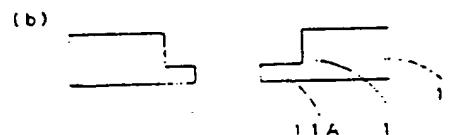
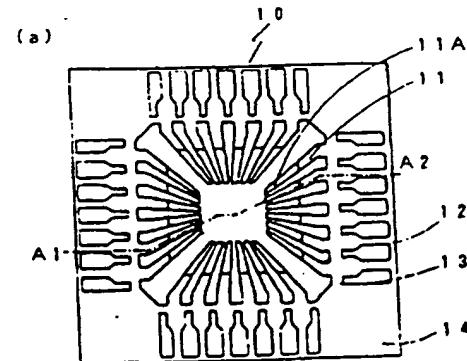
(74)代理人 井理士 小西 淳美

(54)【発明の名称】 リードフレームおよびその製造方法

(55)【要約】

【目的】 半導体装置の多端子化に対応でき、且つ、アセンブリ工程や実装工程等の後工程にも対応できる高精度なリードフレームを提供する。

【構成】 半導体素子をバンプを介してインナーリード先端部に搭載し、インナーリードと一体となって延設したアウターリードにより半導体素子と外部回路とを電気的に接続する、樹脂封止型半導体装置用リードフレームであって、インナーリード先端部は、板厚がリードフレームの他の部分の板厚よりも薄く、断面形状が略方形であり、且つ、該インナーリード先端部の1面はリードフレームの他の部分の面に平行で、前記インナーリードの他2の面は凹状に形成されている。



【特許請求の範囲】

【請求項1】 半導体素子をパンフをしてインナーリード先端部に搭載し、インナーリードと一体となって延びたアウターリードにより半導体素子と外部回路とを電気的に接続する、樹脂封止型半導体装置用リードフレームであって、インナーリード先端部は、板厚がリードフレームの他の部分の板厚よりも薄く、断面形状が略方形であり、且つ、該インナーリード先端部の上面はリードフレームの他の部分の面上平行で、前記インナーリードの他の上面は凹状に形成されていることを特徴とするリードフレーム。

【パリフ】 半導体素子をパンフをしてインナーリード先端部に搭載し、インナーリードと一体となって延びたアウターリードにより半導体素子と外部回路とを電気的に接続する、樹脂封止型半導体装置用リードフレームであって、半導体素子をパンフをして搭載するインナーリード先端部は、板厚がリードフレームの他の部分の板厚よりも薄く、断面形状が略方形であり、前記インナーリード先端部の上面はリードフレームの他の部分の面上平行で、前記インナーリードの他の上面は凹状に形成されていることを特徴とするリードフレームをエッチングプロセスによって作製する方法であって、少なくとも順に、

(A) リードフレーム素材の両面に感光性レジストを塗布する工程、

(B) 前記リードフレーム素材に対し、一方の面は、少なくとも半導体素子をパンフをして搭載するインナーリード先端部形成領域において平坦状に腐蝕するためのパターンが形成されたバーン版にて、他方の面は、インナーリード先端部形状を形成するためのパターンが形成されたバーン版にて、それぞれ、感光性レジストを露光して、所定形状の開口部を持つレジストパターンを形成する工程、

(C) 少なくとも、インナーリード先端部形状を形成するための所定形状の開口部をもつレジストパターンが形成された面側から腐蝕液による第一のエッチング加工を行い、露出されたインナーリード先端部形成領域において、所定量だけエッティング加工して止める工程、

(D) インナーリード先端部形状を形成するためのパターンが形成された面側の腐蝕された部分に、耐エッティング性のあるエッティング抵抗層を埋め込む工程、

(E) 平坦状に腐蝕するためのパターンが形成された面側から、腐蝕液による第二のエッティング加工を行い、露通させて、インナーリード先端部を形成する工程、

(F) 上記エッティング抵抗層、トシントシを剥離し、洗浄する工程、を含むことを特徴とするリードフレームの製造方法

【範囲外の部の説明】

【参考文献】

【参考】 (特開昭56-14737) (特開昭56-14738)

介してインナーリード先端部に搭載するための樹脂封止型半導体装置用リードフレームとその製造方法に関する、特に、フリップチップ法により半導体素子をインナーリード先端部に搭載するためのリードフレームに関する、

【0002】

【従来の技術】 従来より用いられている樹脂封止型の半導体装置（プラスチックコードフレームパッケージ）は、一般に図6（a）に示されるような構造であり、半導体装置60には、半導体素子をイ2%ニッケル-銅合金等からなるリードフレームに搭載した後に、樹脂61うに樹脂注入部62、カーボンヒートシンク63、半導体素子64の遮蔽パット65等に対応できる数のインナーリード66等を必要とするものである。そして、半導体素子64を搭載するダイバード部67も2や3回の回路との電気的接続を行うためのアウターリード部64、アウターリード部64に一体となったインナーリード部63、該インナーリード部63の先端部と半導体素子64の遮蔽パット65等とを電気的に接続するためのワイヤ67、半導体素子64を封止して外界からの应力、汚染から守る樹脂61等をからなっている。このようなリードフレームを利用した樹脂封止型の半導体装置（プラスチックリードフレームパッケージ）においても、電子機器の輕薄短小化の時流と半導体素子の高集積化に伴い、小型薄型化かつ電極端子の增大化が進歩で、その結果、樹脂封止型半導体装置、特にQFP（Quad Flat Pack）及びTQFP（Tetra Flat QFP）等では、リードの多ビン化が若しくなってきた。上記の半導体装置に用いられるリードフレームは、既知ものはフォトリソクラフト技術を用いたエッチング加工方法により作製され、微細でないものはプレスによる加工方法による作製されるのが一般的であるが、このような半導体装置の多ビン化に伴い、リードフレームにおいても、インナーリード部先端の微細化が進み、微細なものに対しては、プレスによる打ち抜き加工によらず、リードフレーム部材の板厚が約2.5mm程度の厚板（リードフレーム素材51）を十分洗浄（図5（a））した後、重クロム酸カリウムを感光材とした水溶性カゼインレジスト等のフォトレジスト52を該薄板の裏面側に均一に塗布する。（（図5（b）））次いで、所定のパターンが形成されたマスクを介して高圧水銀灯でレジスト部を露光した後、所定の現像液で該感光性レジストを現像して（図5（c））、レジストバスター53を形成し、硬膜处理、洗浄処理等を必要とする。

51) に吹き付け所定の寸法形状にエッチングし、貫通させる。(図5(d))

次いで、レジスト膜を剥離処理し(図5(e))、洗浄後、所望のリードフレームを得て、エッチング加工工程を終了する。このように、エッチング加工等によって作製されたリードフレームは、更に、所定のエリアに組み合せ等が施される。次いで、洗浄、乾燥等の処理を経て、インナーリード部を固定用の接着剤付きポリイミドテープにてテーピング処理したり、必要に応じて所定の量タブ吊りバーを曲げ加工し、ダイバット部をダウンセットする処理を行う。しかし、エッチング加工方法においては、タブ、タブ等に不規則な凹凸がある場合が多い。タブ、タブ等に不規則な凹凸がある場合の他に板厚(面)方向にも追じたり、その微細化加工にも限度があるのが一般的で、図5に示すように、リードフレーム素材の両面からエッチングするため、ラインアンドスペース形状の場合、ライン間隔の加工限度幅は、板厚の50~100%程度と書かれている。又、リードフレームの後工程等のアウターリードの強度を考えた場合、一般的には、その板厚は約0.125mm以上必要とされている。この為、図5に示すようなエッチング加工方法の場合、リードフレームの板厚を0.15mm~0.125mm程度まで薄くすることにより、ワイヤボンディングのための平坦幅が少なくとも70~80μm必要であることより、0.165mmピッチ程度の微細なインナーリード部先端のエッチングによる加工を達成してきたが、これが限度とされていた。

【0003】しかしながら、近年、樹脂封止型半導体装置は、小パッケージでは、電極端子であるインナーリードのピッチが0.165mmピッチを経て、既に0.15~0.13mmピッチまでの狭ピッチ化要求ができた事と、エッチング加工において、リード部材の板厚を薄した場合には、アセンブリ工程や実装工程といった後工程におけるアウターリードの強度確保が難しいという点から、單にリード部材の板厚を薄くしてエッチング加工を行う方法にも限界が出てきた。

【0004】これに対応する方法として、アウターリードの强度を確保したまま縮小化を行う方法で、インナーリード部分をハーフエッチングもしくはアレスにより薄くしてエッチング加工を行う方法が検査されている。しかし、アレスにより薄くしてエッチング加工をおこなう場合には、後工程においての精度が不足する(例えば、めっきエリアの平滑性)、ホンディング、モールディング時のクランクに必要なインナーリードの平坦性、寸法精度が確保されない、製版を2度行なわざれにならない等製造工程が複雑になる、等问题がある。そして、インナーリード部分をハーフエッチングにより薄くしてエッチング加工を行う方法の場合にも、製版を2度行なわざるを得ない。製造工程が複雑になると、問題が生じ、实用化が困難となる。

【0005】一方、樹脂封止型半導体装置の多端子化に対応すべく、上記のリードフレームを用いて半導体素子の端子部とリードフレームのインナーリード先端部とをワイヤボンディングする方法とは異なる、半導体素子をバンプを介して外部回路と接続するための導体上に搭載するフリップチップ法が提案されている。この方法は、一般には図7に示すように、セラミック材料よりも基板73上に配線(インナーリード)72を配し、その配線(インナーリード)72の電極部(インナーリード先端部)72A上に半導体素子70をバンプ71を介して搭載するものである。しかしながら、この方法の場合、配線が長く、配線間を離さず、半導体素子70を直接電極部72Aとを重ね合わせて接続する時にバンプ71が電極部72Aよりズレてしまい、電気的接続がうまくいかないという問題点があり、このフリップチップ法により、リードフレームのインナーリード先端部に半導体素子を搭載した、樹脂封止型半導体装置も考えられたが、特に高精細なリードフレームを用いたものは实用に至っていない。

【0006】【発明が解決しようとする課題】このように、樹脂封止型半導体装置の多端子化に対応でき、且つ、アセンブリ工程や実装工程等の後工程にも対応できるリードフレームが求められていた。本発明は、このような状況の下と、半導体装置の多端子化に対応でき、且つ、後工程にも対応できる高精細なリードフレームを提供しようとするものであり、又、そのような高精細なリードフレームの製造方法を提供しようとするものである。

【0007】

【課題を解決するための手段】本発明のリードフレームは、半導体素子をバンプを介してインナーリード先端部に搭載し、インナーリードと一緒に延設したアウターリードにより半導体素子と外部回路とを電気的に接続する、樹脂封止型半導体装置用リードフレームであって、インナーリード先端部は、板厚がリードフレームの他の部分の板厚よりも薄く、断面形状が略方形であり、且つ、該インナーリード先端部の1面はリードフレームの他の部分の面に平行で、前記インナーリードの他の3面は凹凸に形成されていることを特徴とするものである。また、本発明のリードフレームの製造方法は、半導体素子をバンプを介してインナーリード先端部に搭載し、インナーリードと一緒に延設したアウターリードにより半導体素子と外部回路とを電気的に接続する、樹脂封止型半導体装置用リードフレームであって、半導体素子をバンプを介して搭載するインナーリード先端部は、板厚がリードフレームの他の部分の板厚よりも薄く、断面形状が略方形であり、前記インナーリード先端部の1面はリードフレームの他の部分の面に平行で、他の3面は凹凸に形成され、且つ、該インナーリード先端部の1面は、側面に形成された凹凸に沿って、

(2) 二輪車の上級者も同じく少なくとも同じく、

(A) リードフレーム素材の片面に感光性レジストを接着する工程、(B) 前記リードフレーム素材に対し、一方の面は、少なくとも半導体素子をハンダを介して搭載するインナーリード先端部形成領域において平坦状に露出するためのパターンが形成されたパターン版にて、他方の面は、インナーリード先端部形状を形成するためのパターンが形成されたパターン版にて、それぞれ、感光性レジストを露光して、所定形状の開口部を持つレジストパターンを形成する工程、(C) 少なくとも、インナーリード先端部形状を形成するための、所定形状の開口部による第一エッチング加工を行い、露出されたインナーリード先端部形成領域において、所定量だけエッチング加工して止める工程、(D) インナーリード先端部形状を形成するためのパターンが形成された面側の腐蝕された部分に、耐エッチング性のあるエッチング抵抗層を埋め込む工程、(E) 平坦状に露出するためのパターンが形成された面側から、腐蝕液による第二のエッチング加工を行い貫通させて、インナーリード先端部を形成する工程、(F) 上記エッチング抵抗層、レジスト膜を剥離し、洗浄する工程、を含むことを特徴とするものである。尚、上記において、平坦状に露出するとは、リードフレーム素材の一方の面から、露食を行う際に、露食による形成面(露面子)を略平坦状(ベタ状)としながら露食することであり、平坦状に露出しないことに限り、既に形成されているインナーリード先端部形成用のレジストパターンが形成されている面の露面子部分と貫通させて、インナーリード先端部を形成する。

又、上記において、凹状に形成されているとは、インサート部側に凹状であることを意味する。

【1006】本発明のリードフレームの製造方法は、半導体装置の端子化に対応したエッチングプロセスによる加工方法であり、第一のエッチング加工により、少なくとも、インナーリード先端部形状を形成するため、所定形状の開口部をもつレジストパターンが形成された面側の周辺されたインナーリード先端部形成領域に、インナーリード先端部の(平面的な意味での)外形形状を実質的に形成してしまうものである。したがって、次のエッチング加工において、所定量だけエッチング加工して止めるとは、インナーリード先端部の外形形状を実質的に形成できる量のエッチング加工して止めるという意味である。そして、第一のエッチング加工により周囲に形成された、インナーリード先端部形状を形成するため、パターンが形成された面側の周辺された部分に、耐エッチング性のあるエッチング抵抗層を埋め込むことにより、第二のエッチング工程によって形成されているインナーリード先端部形状を保護する。粗粒に焼結したウレタン樹脂を用いた場合、粗粒に焼結する事で、エッチング工程で形成された面側の周辺に、粗粒の樹脂

開している。尚、第一のエッチング工程において、平坦化に施錆するためのパターンが形成された面側からも施錆を行い、即ちリードフレーム素材の両面から施錆を行う、図4に示す方法の方が、インナーリード先端部形状を形成するための、所定形状の開口部をもつレジストパターンが形成された面側からのみ施錆を行なう場合よりも、エッチング加工時間は短縮され、作業上メリットがある。

10004

【作用】本発明のリードフレームは、上記のような構成することにより、半導体素子をバンプを介してインナーリードフレームに接続する。半導体装置製作の後工程にも対応できる。高精細なリードフレームの提供を可能としているものであり、結果として半導体装置の一層の多端子化を可能としている。詳しくは、半導体素子をバンプを介して搭載するインナーリード先端部のみをリードフレーム素材の板厚より高くしてすることにより、リードフレーム全体の強度を、全体がリードフレーム素材の板厚の場合とおなじ強度に保ちながら、インナーリード部の微細加工を可能としている。半導体素子をバンプを介して搭載するインナーリード先端部のバンプとの接続面が凹状になっていることにより、バンプ接続時にかかる位置ズレが発生してもバンプと前記接続面とか電気的接続を行なう易くしている。そして、バンプとの接続面を凹状としてバンプとの接続面を挟む2面を凹状していることにより、変形しにくいものとしている。また、本発明のリードフレームの製造方法は、このような構成することにより、半導体素子をバンプを介して搭載するインナーリード先端部の素子搭載面を凹状として、該素子搭載面を挟む両面を凹状に形成した、上記不充填リードフレームの製造を可能にするものである。そして、第一のエッチング加工後、インナーリード先端部形状を形成するためのパターンが形成された面側の凹陥された部分に耐エッティング性のあるエッチング抵抗層を埋め込んだ後に、第二のエッチング加工を行うことにより、インナーリード先端部の加工は、素材自体の厚さより薄い、薄肉部を外形加工することとなり、微細加工が可能となる。そして、板厚を全体的に薄くせず、半導体素子をバンプを介して搭載するインナーリード先端部形状部のみを薄くして加工する為、加工時には、板厚を全体的に薄くした場合と比べリードフレーム素材全体を強固化する」としている。

[0010]

中、10はリードフレーム、11はインナーリード、11Aはインナーリード先端部、12はアウターリード、13はダムバー、14はフレーム部を示している。本実施例のリードフレームは、図1(a)に示すように、半導体素子をハンプを介して接続するための剥離用インナーリード先端部11Aを有するインナーリード11と、該インナーリード11と一体となって連結された外部回路と接続するためのアウターリード12、固脂封止の際の出脂の流出を防ぐためのダムバー13等を有するもので、4.2%ニッケル-鉄合金を素材とした、一体ものである。インナーリード先端部11Aの厚さは4.0μm、インナーリード端子部11Aと12μmとの間に、13～15μmの強度的には後工程に耐えられるものとなっている。インナーリードピッチは0.12mmと、図6(b)に示す半導体装置に用いられている従来のワイヤボンディングを用いた多ピン(小ピッチ)のリードフレームと比べて、狭いピッチである。本実施例のリードフレームのインナーリード先端部11Aは、断面が図2(c)、図2(d)に示すように、半導体素子搭載面側と半導体素子搭載面を挟む両側の面を凹状に形成している。半導体素子搭載面側が凹状であることによりハンプ部がインナーリード先端部11Aの面内に乗り易く、位置ズレが生じてもハンプと先端面が接続しやすい形状である。インナーリード先端部11Aの3面を凹状にしていることにより、機械的にし強いものとしている。

【0011】本実施例のリードフレームを用いた樹脂封止型の半導体装置の作製には、半導体素子の端子部との接続にワイヤボンディングを行わず、バンジによる接続を行うものであるが、樹脂の引止め、タップバーの切替等の処理は、基本的に通常のリードフレームを用いてワイヤボンディング接続を施した半導体装置と同じ処理で行うことができる。図6(b)は、本実施例リードフレームを用いた樹脂封止型半導体装置の概略構成を示した断面図である。

〔0012〕本発明のリードフレームの製造方法の実例を以下、図にそって説明する。図1に本発明の実施例ードフレームの製造方法を示すための、半導体素子をパンプを介して搭載するンナーリード丸端部を含む要部における各工程断面図であり、ここで作製されるリードフレームを示す平面図である図4(3)のC1-C2部の断面部についての製造工程図である。図1中、A1はリードフレーム素材、A2A、A2Bはレリストバター、A3は第1の凹口部、A4は第2の凹口部、A5は第一の凹部、A6は第二の凹部、A7は平坦状面、A8はエッチャンク抵抗層、A9はインナーリード先端部を示す。まず、A2Bエラックル集合をかみ取り、見込み0.15mmのリードフレーム素材A1の両面に、重クロム酸カリウムを陽光敏感とした感光性ケイ素シートを被布した後、露光用の遮光板を用いて既定部位に第一の凹口部A3、第二の凹口部A4を形成する。

ターン42A、42Bを形成した。(図4(2))
第一の開口部4-51は、後のエッチング加工においてリードフレーム素材4-1をこの開口部からベタ状に腐蝕するためのもので、レジストの第二の開口部4-4は、リードフレームの半導体素子をバンジを介して接着するインサートリード先端部の形状を形成するためのものである。第一の開口部4-3は、少なくともリードフレーム4-1のインサートリード先端部形成領域を含むが、後工程において、テーピングの工程や、リードフレームを固定するクランプ工程で、ベタ状に腐蝕され部分的に深くなつた部分との段差が難免に生じる場合があるので、エッチングを行うエリア4-1、ナーリード4-2の間に幅1μm程度4-4Bを設け、大きめにとる必要がある。次いで、液温70°C、浓度48Be⁺の塩化第二鉄浴液を用いて、スプレー圧2.5kg/cm²にて、レジストパターンが形成されたリードフレーム素材4-1の両面をエッチングし、ベタ状(平坦状)に腐蝕された第一の開口部4-5の深さ1μmをリードフレーム部材の1/40に達した時点でエッチングを止めた。(図4(3))

この段階で、図4(+)に示すインナーリード先端部49部の(平面的な意味での)外形形状が実質的に作られている。上記第1回目のエッチングにおいては、リードフレーム素材41の両面から同時にエッチングを行ったが、必ずしも両面から同時にエッチングする必要はない。少なくとも、インナーリード先端部形状を形成するための、所定形状の開口部をもつレジストパターン42Bに形成された面側から腐蝕液によるエッチング加工を行い、腐蝕されたインナーリード先端部形成領域において、所定量エッチング加工し止むことができれば良い。本実施例のように、第1回目のエッチングにおいてリードフレーム素材41の両面から同時にエッチングする理由は、両面からエッチングすることにより、後述する第2回目のエッチング時間を見越すためで、レジストパターン42B側からのみの片面エッチングの場合と比べ、第1回目エッチングと第2回目エッチングのトータル時間が短縮される。次いで、第二の開口部41-1側の腐蝕された第二の凹部46にエッチング抵抗層48としての耐エッチング性のあるホットメタル型ワックス(サ・インクテエック社製の融ワックス、聖母MR-WB-6)を、ダイコータ用いて、塗布し、ペタ状(平坦状)に腐蝕された第二の凹部46に押し込んだ。レジストパターン42B上に該エッチング抵抗層48に塗布された状態とした。(図4(+))

エッチャンク抵抗率 Δ を、レジストバターン δ と Δ を全面に発布する必要はない。第二の凹部 δ を含む一部にのみ発布することは許され、図1-(1)に示すように、第二の凹部 δ とともに、第二の非凹部 δ も全面にエッチャンク抵抗率 Δ を発布した。実施例で使用したエッチャンク抵抗率 Δ は、アルカリ、需要 δ 、 Δ によって異なるが、表1に示す。

ング時にある程度の柔軟性のあるものが、軽く、特に、上記ワックスに限定されず、いわゆる化型のものでし
い。このようにエッチャング抵抗層48をインナーリー
ド先端部の形状を形成するためのパターンが形成された
面側の腐蝕された第二の凹部46に埋め込むことによ
り、後工程でのエッチャング時に第二の凹部46が腐蝕さ
れて大きくならないようとしているとともに、高精度な
エッチャング加工に対しての機械的な強度補強をしてお
り、スプレー圧を高く(2.5kgf/cm²)とするこ
とができる、これによりエッチャングが深さ方向に進行し易
くなる。この後、ヘク状(平坦状)に腐蝕された第一
の凹部46を形成面側からリードフロー方式41をエ
ッチャングし、疏通させ、インナーリード先端部49を形成
した。(図4(d))

この際、インナーリード先端部のエッチング形成面49Sはインナーリード側にへこんだ凹状になる。また、先の第1回目のエッチング加工にて作製された、エッチング形成面49Sを挟む2面もインナーリード側にへこんだ凹状である。次いで、洗浄、エッチング抵抗層48の除去、レジスト膜（レジストパターン42A、42B）の除去を行い、インナーリード先端部49が微細加工された図4（a）に示すリードフレームを得た。エッチング抵抗層48とレジスト膜（レジストパターン42A、42B）の除去は水酸化ナトリウム水溶液により溶解除去した。

〔0013〕尚、上記実施例においては、エッジング加工にて、図3(ア)に示すように、インナーリード先端部から導体部15を延設し、インナーリード先端部同士を繋げた形状にして形成したものを用いて、導体部15をプレス等により切断除去して図1(イ)に示す形状を得る。図3(ア)に示すものを切断し、図1に示す形状にする際には、図3(ヒ)に示すように、通常、補強のためポリイミドテープを使用する。図3(ヒ)の状態で、プレス等により導体部15を切断除去し、図2(ア)、図2(ヒ)に示すように半導体素子20をインナーリード先端部11Aにパンク21を介して搭載した後、図6(ア)に示すワイヤボンディング接続のものと同様に、樹脂封止をするが、半導体素子は、テープを介した状態のままで、図5(ヒ)のように搭載され、そのまま樹脂封止される。

[0014]尚、不り点によるインカーリード先端部からの試験化加工は、第二の凹部41の形状と、最終的に得られるインカーリード先端部が厚さに左右されるもので、例えば、板厚1を3.0mmまで薄くすると、図2(c)に示す半周幅Wを10.0mmとして、インカーリード先端部は、下寸法1.5mmまで試験化可能となる。板厚1を3.0mm程度まで薄くし、半周幅Wを下寸法程度とすると、インカーリード先端部は、上寸法1.2mm程度で試験化できるが、板厚1を半周幅W

のに次に長いピッチまで引張が回復となる。

10015

【発明の効果】本発明のリードフレームは、上記のように、半導体素子をパンアを介してインナーリード先端部に搭載する、樹脂封止型半導体装置に用いられるリードフレームにおいて、パンアとバンブを搭載するインナーリード先端部との位置ズレが起きても、電気的接続がし易いものの提供を可能とするものであり、且つ、エッチング加工にてインナーリード先端部の微細加工が可能な構造としている。又、本発明のリードフレームの製造方法は、半導体装置の多端子化に伴う、リードフレームのインナーリード先端部のリピート化・微細化に対する一歩行き、且つ、半導体装置作製のためのアセンブリ工事や実装工程等の後工程にも対応できる、上記本発明のリードフレームの製造を可能とするものである。結果、本発明は、半導体装置用のリードフレームで、半導体装置の多端子化対応でき、且つ、半導体装置作製の後工程にも対応できる、高精細なリードフレームを提供することを可能としている。

(図面の簡単な説明)

(図1) 施設内リードフレーム

(図2)実施例のリードフレームを説明するための図

(図3) エッ

するための図

〔図4〕不発明実施例のリードフレームの製造工具

(図9) 従来のリードフレームのエッチング製造工程

明小石山房

(图6) 断脂封止型半断体注射器

(図7) 従来のフリップチップ法を説明するための図

३० [नमोऽग्रीम]

	リードフレーム
10	インナーリード
11	インナーリード先端部
11A	アウターリード
12	ダムバー
13	フレーム部
14	基体
15	テープ
16	半導体素子
20, 20a	バンブ
21, 21a	テープ
25, 25a	リードフレーム素材
41	レジストバターン
42A, 42B	第一の開口部
43	第二の開口部
44	第一の凹部
45	第二の凹部
46	半導体血
47	エッチング抵抗層
48	インナーリード先端部

(7)

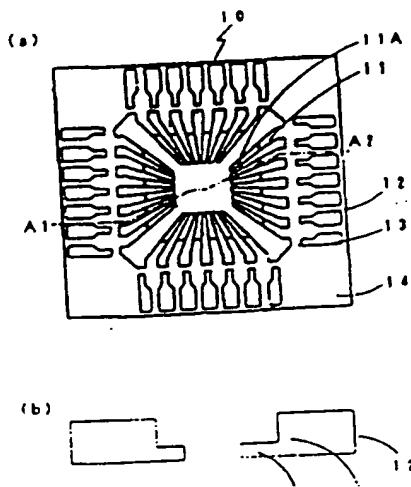
51	リードフレーム素材
52	フォトレジスト
53	レジストバーン
54	インナーリード
60, 60a	樹脂封止型半導体装置
61, 61a	半導体素子
62	ダンパッド
63, 63a	インナーリード
63aA	インナーリード先端部
64, 64a	アウターリード

65, 65a	
66	
67	
67a	
70	
71	
72	
72A	
73	
10	

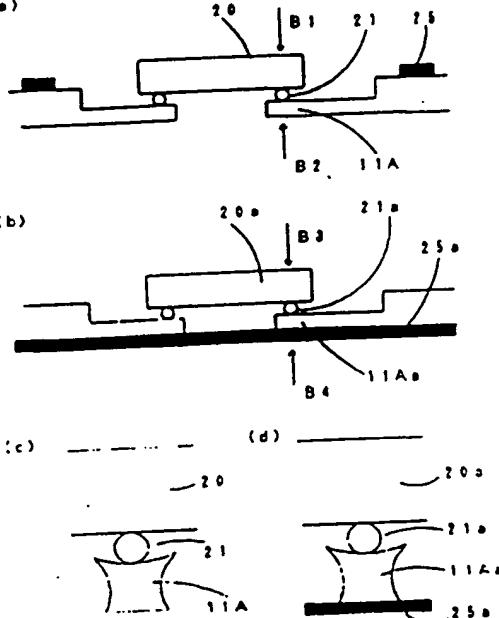
12

出脚	半導体素子電極部
ワイヤ	
バンブ	
半導体素子	
バンブ	
配線(インナーリード)	
電極部(インナーリード先端部)	
セラミック基板	

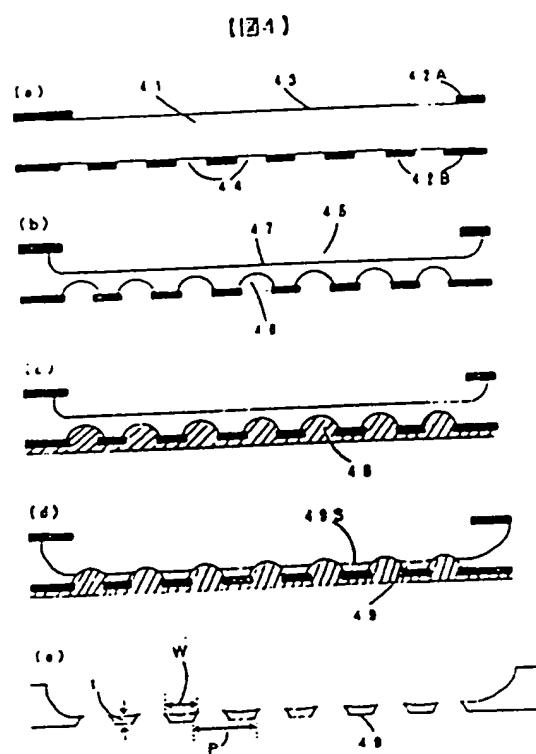
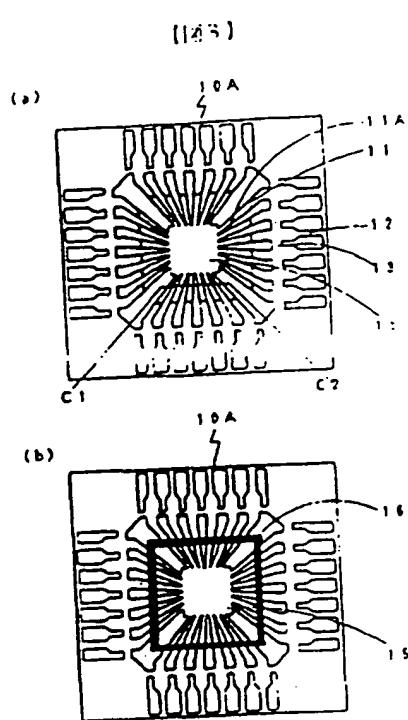
(13)



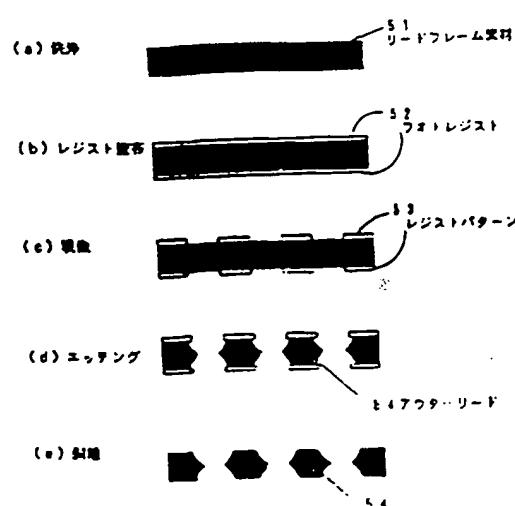
(14)



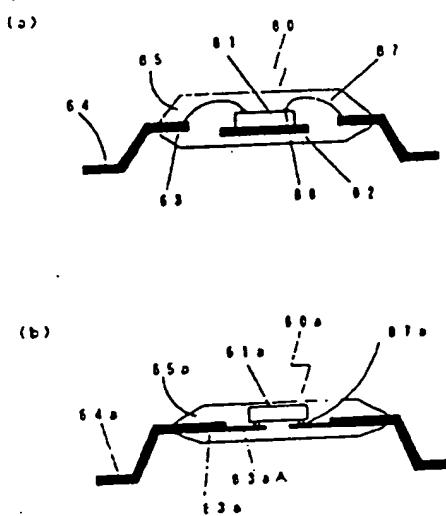
(8)



[図5]

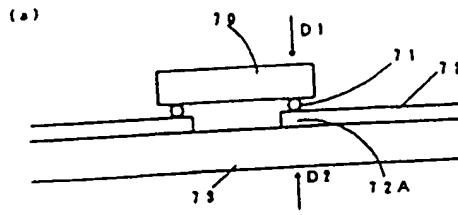


[図6]



(9)

[147]



02/19/2003, EAST Version: 1.01.0002